

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 103 35 081.0

Anmeldetag: 31. Juli 2003

REC'D 06 SEP 2004

Anmelder/Inhaber: Osram Opto Semiconductors GmbH,
93049 Regensburg/DE

WIPO

PCT

Bezeichnung: Verfahren zur Herstellung einer Vielzahl von opto-elektronischen Halbleiterchips und optoelektronischer Halbleiterchip

IPC: H 01 L 33/00

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 27. August 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Hoiß

**PRIORITY
DOCUMENT**

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

Beschreibung

Verfahren zur Herstellung einer Vielzahl von optoelektronischen Halbleiterchips und optoelektronischer Halbleiterchip

5

...

Die Erfindung betrifft ein Verfahren zur Herstellung einer Vielzahl optoelektronischer Halbleiterchips, die jeweils eine Vielzahl von Strukturelementen mit jeweils mindestens einer Halbleiterschicht aufweisen. Halbleiterschichten der Strukturelemente werden dabei mittels selektiver Epitaxie aufgewachsen. Zudem betrifft die Erfindung einen nach diesem Verfahren hergestellten optoelektronischen Halbleiterchip.

10

...

10

15

Ein derartiger optoelektronischer Halbleiterchip sowie ein entsprechendes Verfahren zu dessen Herstellung ist beispielsweise in der DE 199 11 717 A1 beschrieben. Dieser weist eine Vielzahl von Strahlungsauskoppelementen auf, die z. B. eine epitaktisch gewachsene Halbleiterschichtfolge mit einer elektromagnetische Strahlung erzeugenden aktiven Schicht umfassen. Dadurch weist dieses Baulement eine verbesserte Strahlungsauskopplung auf.

20

Eines der angegebenen Verfahren zur Herstellung der Strahlungsauskoppelemente beinhaltet selektive Epitaxie. Dabei wird zunächst eine durchgehende Maskenschicht aufgebracht, in die nachfolgend mittels Fotolithographie und Ätzen Fenster eingebracht werden. In die Fenster werden Halbleiterschichtfolgen selektiv abgeschieden und die Maskenschicht nachfolgend mittels Ätzen wieder entfernt.

25

Ein solches Verfahren hat den Nachteil, neben dem Aufwachsen einer Maskenschicht auch die relativ aufwendigen Verfahrensschritte der Fotolithographie und des Ätzens zu umfassen, die üblicherweise in einer separaten Anlage durchgeführt werden müssen.

30

35

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, ein einfacheres und kostengünstigeres Verfahren zur Herstellung von optoelektronischen Halbleiterchips der eingangs genannten Art bereitzustellen. Eine weitere Aufgabe der vorliegenden
5 Erfindung ist das Bereitstellen eines nach einem derartigen Verfahren hergestellten Halbleiterchips.

Diese Aufgaben werden durch ein Herstellungsverfahren mit den Merkmalen von Anspruch 1 bzw. durch ein optoelektronisches
10 Bauelement mit den Merkmalen von Anspruch 18 gelöst. Vorteilhafte Weiterbildungen des Verfahrens sind Gegenstand der Ansprüche 2 bis 17.

Erfindungsgemäß beinhaltet das Verfahren zur Herstellung einer Vielzahl von optoelektronischen Halbleiterchips der eingangs genannten Art zumindest die folgenden Verfahrensschritte:
15

Bereitstellen einer Chipverbund-Basis, die ein Substrat sowie eine Aufwachsoberfläche aufweist;

20 Aufwachsen einer nicht geschlossenen Maskenmaterialschicht auf die Aufwachsoberfläche, derart, dass die Maskenmaterialschicht eine Vielzahl statistisch verteilter Fenster mit variierenden Formen und/oder Öffnungsflächen aufweist, wobei ein Maskenmaterial derart gewählt wird, dass sich ein in einem späteren Verfahrensschritt aufzuwachsendes Halbleitermaterial der Halbleiterschicht auf diesem im Wesentlichen nicht oder im Vergleich zur Aufwachsoberfläche wesentlich schlechter aufwachsen lässt;

25 im Wesentlichen gleichzeitiges Aufwachsen von Halbleiter- schichten auf innerhalb der Fenster liegenden Bereichen der Aufwachsoberfläche; und

Vereinzeln der Chipverbund-Basis mit aufgebrachtem Material zu Halbleiterchips.

35 Das Herstellen der Maskenmaterialschicht mit Fensteröffnungen kann demnach vorteilhafterweise mittels einem einzigen Verfahrensschritt erfolgen. Zweckmäßigerweise erfolgt das Auf-

wachsen der Maskenmaterialschicht in situ in einer Anlage, in der auch Halbleiterschichten des Bauelements aufgewachsen werden.

- 5 Bevorzugt weist die Chipverbund-Basis zumindest eine epitaktisch auf das Substrat aufgewachsene Halbleiterschicht auf. Die Aufwachsoberfläche ist dabei eine Oberfläche auf der dem Substrat abgewandten Seite der epitaktisch gewachsenen Halbleiterschicht.

10

- Das erfindungsgemäße Verfahren eignet sich dabei, sowohl beliebige Halbleiterschichten der Chipverbund-Basis als auch die Maskenschicht und Halbleiterschichten der Strukturelemente ohne Einschränkungen in einem einzigen Reaktor herzustellen.

15

- Die Chipverbund-Basis weist in einer vorteilhaften Ausführungform des Verfahrens eine epitaktisch auf das Substrat aufgewachsene Halbleiterschichtfolge auf, die eine elektromagnetische Strahlung emittierende aktive Zone umfasst. Entsprechend ist die Aufwachsoberfläche eine Oberfläche auf der dem Substrat abgewandten Seite der Halbleiterschichtenfolge. Die nachfolgend auf die Aufwachsoberfläche aufgebrachten Halbleiterschichten der Strukturelemente bilden eine Strukturierung, die beispielsweise den Zweck einer verbesserten Auskopplung der in der Chipverbund-Basis erzeugten elektromagnetischen Strahlung erfüllt.

20

25

- Alternativ oder zusätzlich weisen die Strukturelemente jeweils eine epitaktisch gewachsene Halbleiterschichtfolge mit einer aktiven Zone auf, die elektromagnetische Strahlung emittiert.

30

- Bevorzugte Materialien für die Maskenmaterialschicht weisen 35 SiO_2 , Si_xN_y oder Al_2O_3 auf.

Nach dem Aufwachsen der Halbleiterschichten der Strukturelemente wird auf diese bevorzugt eine Schicht aus elektrisch leitendem Kontaktmaterial aufgebracht, das für eine von der aktiven Zone emittierte elektromagnetische Strahlung durchlässig ist, so dass Halbleiterschichten mehrerer Strukturelemente durch das Kontaktmaterial elektrisch leitend miteinander verbunden werden. Dadurch lassen sich elektrische Kontaktstrukturen bilden, durch die ein geringer Anteil an in dem Bauelement erzeugter elektromagnetischer Strahlung absorbiert wird.

Die durchschnittliche Dicke der Maskenmaterialschicht ist bevorzugt geringer als die summierte Dicke der Halbleiterschichten eines Strukturelementes, wodurch sich Strukturelemente mit vorteilhaften Formen erzeugen lassen.

In einer Ausführungsform des Verfahrens wird die Maskenmaterialschicht nach dem Aufwachsen der Halbleiterschichten zweckmäßigerweise zumindest teilweise entfernt.

In einer weiteren Ausführungsform des Verfahrens wird nach dem Aufwachsen der Halbleiterschichtenfolgen mit Vorteil alternativ oder zusätzlich zum Entfernen von Maskenmaterial eine Planarisierungsschicht über der Aufwachsoberfläche aufgebracht. Diese kann insbesondere dann zu einer verbesserten Lichtauskopplung führen, wenn für sie ein Material gewählt wird, dessen Brechungsindex kleiner ist als derjenige von angrenzenden Halbleiterschichten.

Die Planarisierungsschicht weist bevorzugt ein Material auf, das dielektrische Eigenschaften hat.

Das Verfahren bietet die Möglichkeit zur Herstellung von ganz unterschiedlich strukturierten Maskenmaterialschichten mit jeweils unterschiedlich großen und unterschiedlich geformten Fenstern in diesen. Beispielsweise können die Aufwachsbedingungen zum Aufwachsen der Maskenmaterialschicht mit Vorteil

derart eingestellt werden, dass dreidimensionales Wachstum überwiegt und die Maskenmaterialschicht überwiegend aus einer Vielzahl dreidimensional wachsender Kristallite gebildet wird.

5

Alternativ werden die Aufwachsbedingungen zum Aufwachsen der Maskenmaterialschicht mit Vorteil derart eingestellt, dass zweidimensionales Wachstum überwiegt und die Maskenmaterialschicht überwiegend aus einer Vielzahl zweidimensional zusammenwachsender Teilschichten gebildet wird.

10

Es ist beim Aufwachsen der Maskenmaterialschicht und der Halbleiterschichten der Strukturelemente ebenso mit Vorteil vorgesehen, die Aufwachsbedingungen während des Aufwachses zu variieren, so dass beispielsweise zu Beginn des Aufwachses dreidimensionales Wachstum und nachfolgend zweidimensionales Wachstum überwiegt.

15

Bevorzugt werden die Aufwachsbedingungen zum Aufwachsen der Maskenmaterialschicht derart eingestellt, dass die meisten Fenster mit einer mittleren Ausbreitung in der Größenordnung von Mikrometern gebildet werden. Alternativ ist es möglich, die meisten der Fenster mit einer mittleren Ausdehnung von kleiner als oder gleich 1 μm herzustellen.

20

Unter Ausbreitung ist in diesem Zusammenhang die Länge eines auf eine Gerade projizierten Fensters zu verstehen, wobei die Gerade in einer Haupterstreckungsebene der Maskenmaterialschicht verläuft. Die mittlere Ausbreitung ist demnach die über alle Richtungen gemittelte Ausbreitung eines Fensters.

25

Mit dem Einstellen der Wachstumsbedingungen lassen sich beim Aufwachsen der Maskenmaterialschicht nicht nur die Form oder die Größe der Fenster variieren, sondern es lässt sich beispielsweise auch mit Vorteil die Flächendichte einstellen, mit der die Fenster auf der Aufwachsoberfläche erzeugt werden.

Beim Aufwachsen der Halbleiterschichten der Strukturelemente werden die Aufwachsbedingungen bevorzugt derart eingestellt und alternativ oder zusätzlich während des Aufwachses variiert, dass die Halbleiterschichten mit einer für die Auskoppelung von elektromagnetischer Strahlung vorteilhaften Form, beispielsweise einer zumindest näherungsweise linsenartigen Form gebildet werden.

Das Aufwachsen der Maskenmaterialschicht und der Halbleiterschichten erfolgt besonders bevorzugt mittels Metallorganischer Gasphasenepitaxie (MOVPE).

Der optoelektronische Halbleiterchip zeichnet sich dadurch aus, dass er nach dem erfindungsgemäßen Verfahren oder einer Ausführungsform von diesem hergestellt ist.

Weitere Vorteile, bevorzugte Ausführungsformen und Weiterbildungen des Verfahrens bzw. des optoelektronischen Halbleiterchips ergeben sich aus den im folgenden in Verbindung mit den Figuren 1a bis 3 erläuterten Ausführungsbeispielen. Es zeigen:

Figuren 1a bis 1d eine schematische Draufsicht auf einen Ausschnitt einer Aufwachsoberfläche während verschiedenen Stadien eines Ausführungsbeispiels des Verfahrens,

Figur 2 eine schematische Schnittansicht eines Ausschnittes eines ersten Ausführungsbeispiels des optoelektronischen Bauelements und

Figur 3 eine schematische Schnittansicht eines Ausschnittes eines zweiten Ausführungsbeispiels des optoelektronischen Bauelements.

In den Ausführungsbeispielen und Figuren sind gleiche oder gleichwirkende Bestandteile jeweils mit den gleichen Bezugs-

zeichen versehen. Die dargestellten Bestandteile sowie die Größenverhältnisse der Bestandteile untereinander sind nicht als maßstabsgerecht anzusehen. Vielmehr sind einige Details der Figuren zum besseren Verständnis übertrieben groß dargestellt.

In den Figuren 1a bis 1d ist in chronologischer Abfolge jeweils ein Ausschnitt einer Aufwachsoberfläche 3 während des Aufwachsens einer Maskenmaterialschicht 11 aus einem Maskenmaterial 1 gezeigt. Die Aufwachsoberfläche 3 kann beispielsweise eine Fläche eines Substrates aus n-GaAs sein, das Maskenmaterial 1 besteht z.B. aus Si_xN_y .

Das Wachstum des Maskenmaterials 1 beginnt an vereinzelten Punkten der Aufwachsoberfläche 3, an denen sich Kristallite aus Maskenmaterial 1 bilden. Die Kristallite aus Maskenmaterial 1 wachsen im weiteren Verlauf lateral zusammen (siehe Figuren 1b bis 1d), wobei die Wachstumsbedingungen beispielsweise derart eingestellt werden können, dass zweidimensionales Wachstum überwiegt, d.h., dass die Kristallite aus Maskenmaterial 1 überwiegend in einer Ebene parallel zur Aufwachsoberfläche wachsen und nur in geringerem Maße senkrecht dazu. Alternativ kann durch entsprechendes Einstellen der Wachstumsbedingungen auch überwiegend dreidimensionales Wachstum der Kristallite erreicht werden, d.h. ein Wachstum, bei dem die Wachstumsrate in allen möglichen Wachstumsrichtungen ähnlich groß bzw. von einer gleichen Größenordnung ist.

Unter Wachstumsbedingungen sind dabei von außen einstellbare, kontrollierbare bzw. änderbare Parameter wie z.B. Druck, Temperatur, Materialfluß und Wachstumsdauer im Epitaxiereaktor zu verstehen. Die genauen Werte für derartige Parameter zur Erzielung einer bestimmten Aufwachs-Charakteristik können stark variieren und hängen beispielsweise von der Aufteilung und den geometrischen Abmessungen des Epitaxiereaktors oder von dem aufzuwachsenden Material ab.

Die Herstellung einer nicht geschlossenen Si_xN_y -Schicht erfolgt beispielsweise in einem MOVPE-Reaktor durch Zuschalten von SiH_4 und NH_3 bei geeigneter Reaktortemperatur, die typischerweise in einem Bereich zwischen 500 und 1100°C liegen kann. Die Reaktortemperatur kann aber auch oberhalb oder unterhalb dieses Bereichs liegen. Solche Verfahren sind etwa in Hageman, P. R. et al, phys. stat. sol. (a) 188, No. 2 (2001), 659-662 beschrieben, dessen Inhalt insofern hiermit durch Rückbezug aufgenommen wird. Alternativ kann als Si-Quelle auch Tetraethyl-Silizium ($\text{Si}(\text{C}_2\text{H}_5)_4$) oder eine ähnliche Si-haltige Verbindung, die sich für die Epitaxie eignet, verwendet werden.

Bei dem in Figur 1d gezeigten Stadium des Aufwachsens ist die Maskenmaterialschicht 11 fertig ausgebildet. Sie weist eine Vielzahl statistisch verteilter Fenster 2 mit variierenden Formen und Öffnungsflächen auf. Die Abscheidebedingungen werden beispielsweise so gewählt, dass die meisten der Fenster eine mittlere Ausdehnung in der Größenordnung von Mikrometern aufweisen. Alternativ können die meisten der Fenster auch eine mittlere Ausdehnung von kleiner als 1 μm aufweisen. Durch können mehr und kleinere Strukturelemente erzeugt und z.B. eine verbesserte Strahlungsauskopplung aus den Bauelementstrukturen erreicht werden.

Auf innerhalb dieser Fenster 2 liegenden Bereichen der Aufwachsoberfläche 3 werden nachfolgend beispielsweise Halbleiterstichfolgen 8 selektiv abgeschieden (siehe Figur 2 oder 3). Diese können etwa auf Phosphid-Verbindungshalbleitern basierend sein und vorzugsweise Materialien $\text{In}_n\text{Ga}_m\text{Al}_{1-n-m}\text{P}$ aufweisen, wobei $0 \leq n \leq 1$, $0 \leq m \leq 1$ und $n+m \leq 1$. Dabei können diese Materialien ein oder mehrere Dotierstoffe sowie zusätzliche Bestandteile aufweisen, die die physikalischen Eigenschaften des Materials im Wesentlichen nicht ändern.

Eine Halbleiterschichtfolge 8 bildet ein Strukturelement 12. Im Sinne der Erfindung ist es dabei auch möglich, dass Halbleiterschichten mehrerer Strukturelemente überlappen bzw. dass mehrere Strukturelemente zumindest eine gemeinsame Halbleiterschicht aufweisen. Dies ist beispielsweise der Fall, wenn Halbleiterschichtenfolgen 8 so weit lateral über die Maskenmaterialschicht wachsen, dass Halbleiterschichten benachbarter Strukturelemente 12 teilweise oder ganz zusammenwachsen. In derartigen Fällen verläuft eine Grenze zwischen zwei benachbarten Strukturelementen entlang einer Linie, entlang der auf der Maskenmaterialschicht befindliches Halbleitermaterial eine minimale Dicke aufweist.

In Figur 2 weist die das Strukturelement 12 bildende Halbleiterschichtfolge 8 eine aktive Zone auf, die bei Beaufschlagung mit Strom elektromagnetische Strahlung emittiert. Ein Strukturelement 12 kann jedoch auch keine aktive Zone aufweisen und z.B. aus nur einer Halbleiterschicht gebildet sein, die eine linsenartige Form aufweist.

Die aktive Zone kann einen herkömmlichen pn-Übergang aufweisen, beispielsweise für eine Lumineszenzdiode. Solche Strukturen sind dem Fachmann bekannt und werden von daher an dieser Stelle nicht näher erläutert.

Dadurch, dass die Fenster unterschiedlich große Öffnungsflächen aufweisen, ergeben sich für die darin abgeschiedenen Schichten der Halbleiterschichtfolgen 8 unterschiedliche Materialzusammensetzungen. Bei elektromagnetische Strahlung emittierenden Strukturen ergeben sich somit unterschiedliche Emissionsspektren, so dass sich mit derartigen strahlungsemittierenden Bauelementen insgesamt ein breiteres Emissionspektrum erreichen lässt als mit herkömmlichen Bauelementen.

In Figur 2 ist eine schematische Schnittansicht eines Ausschnittes eines mit dem Verfahren hergestellten optoelektronischen Bauelementes gezeigt. Die Chipverbund-Basis 5 umfasst

ein Substrat 4 sowie eine auf diesem Substrat epitaktisch aufgewachsene Halbleiterschicht oder Halbleiterschichtfolge 6, deren von dem Substrat 4 abgewandte Seite die Aufwachsoberfläche 3 bildet. Auf der Aufwachsoberfläche 3 ist 5 eine Maskenmaterialschicht 11 aufgewachsen, die in dem gezeigten Ausschnitt des Bauelementes ein Fenster aufweist, in das eine Halbleiterschichtfolge 8 selektiv abgeschieden ist.

Die maximale Dicke der Maskenmaterialschicht 11 kann z.B. nur 10 einige nm betragen und ist geringer als die Höhe der Halbleiterschichtfolge 8. Dadurch werden Halbleiterschichten der Halbleiterschichtfolge 8 ab einer Höhe, die größer ist als die Dicke der sie umgebenden Maskenmaterialschicht 11, durch laterales Wachstum auch teilweise über der Maskenmaterialschicht 15 11 aufgewachsen.

Die Aufwachsbedingungen zum Aufwachsen der Halbleiterschichtfolge 8 werden z.B. derart gewählt oder während des Aufwachsens variiert, dass die Halbleiterschichtfolge 8 mit einer 20 linsenartigen Form gebildet werden. Alternativ kann diese Form auch kegelstumpfartig oder polyederartig sein.

Der Begriff Aufwachsbedingungen ist in diesem Zusammenhang 25 ähnlich zu verstehen wie beim vorhergehend erläuterten Aufwachsen von Maskenmaterial 1. Dabei hängt es neben der Art des aufzuwachsenden Halbleitermaterials und der Art der Epitaxieanlage auch stark von der Art des Maskenmaterials 1 ab, wie genau sich das Einstellen bestimmter Werte für Parameter wie Druck, Temperatur, Materialfluß und Wachstumsdauer auf 30 das Wachstum von Halbleitermaterialien auswirkt.

Bei dem in Figur 2 dargestellten Ausführungsbeispiel überdeckt die zuletzt aufgewachsene Halbleiterschicht alle übrigen Halbleiterschichten der Halbleiterschichtenfolge 8. Dies 35 ermöglicht es, eine Schicht aus elektrisch leitfähigem Kontaktmaterial 7 beispielsweise flächig über der gesamten Aufwachsoberfläche 3 bzw. auf der Halbleiterschichtfolge 8 und

dem Maskenmaterial 1 aufzubringen, ohne dass verschiedene Halbleiterschichten der Halbleiterschichtfolge 8 elektrisch kurzgeschlossen werden. Als Kontaktmaterial 7 eignet sich beispielsweise Indiumzinnoxid (ITO) oder auch eine wenige

5 Atomlagen dicke Metallschicht, beispielsweise aus Platin, die durch ihre geringe Dicke für eine von der aktiven Zone der Halbleiterschichtfolge 8 emittierte Strahlung durchlässig ist.

10 Ein Kontaktmaterial mit ITO kann zusätzlich eine derartige dünne Metallschicht aufweisen, die vor dem ITO abgeschieden wird. Dadurch kann die elektrische Leitfähigkeit des Kontaktes zwischen Kontaktmaterial 7 und Halbleiterschichtfolge 8 verbessert werden.

15 Damit sich zwischen dem Kontaktmaterial 7 und der Halbleiterschichtfolge 8 ein elektrisch leitender Kontakt ausbildet, muss das Bauelement nach Aufbringen des Kontaktmaterials 7 in der Regel bei einer geeigneten Temperatur ausreichend lang
20 getempert werden. Diese Maßnahmen sind dem Fachmann bekannt und werden von daher nicht näher erläutert.

Auf das Kontaktmaterial 7 kann vor oder nach dem Temperiern ein Bondpad aufgebracht werden, über das die Halbleiterschichtfolge von einer Seite her z.B. mittels eines Bonddrahts kontaktiert werden kann (nicht gezeigt).

Wenn das Substrat 4 rückseitig, d.h. auf der von der Aufwachsoberfläche abgewandten Seite, mit einem Kontaktmaterial
30 versehen und elektrisch leitend verbunden ist, dann kann man über das Bondpad und den Rückseitenkontakt direkt an die noch im Verbund befindlichen Bauelemente eine Spannung anlegen und ihre Funktionsfähigkeit testen (Direct Probing).

35 Bei dem Bauelement des in Figur 2 gezeigten Ausschnittes kann alternativ oder zusätzlich auch die auf dem Substrat 4 angeordnete Halbleiterschichtfolge 6 eine elektromagnetische

Strahlung emittierende, aktive Zone aufweisen. Bei Anlegen einer Spannung an das Bauelement wird der Strom durch die Maskenmaterialschicht 11 auf einen Bereich der Fenster 2 beschränkt, so dass ein Lichterzeugungsbereich im Wesentlichen 5 auf einen Teil der aktiven Zone der Halbleiterschichtfolge 6 beschränkt ist, der unterhalb eines Fensters 2 liegt.

In Figur 3 ist der Ausschnitt eines zweiten Ausführungsbeispieles des Bauelements gezeigt. Im Unterschied zu dem anhand 10 Figur 2 erläuterten Ausführungsbeispiel beinhaltet das Verfahren zur Herstellung in diesem Beispiel nach dem Aufbringen der Halbleiterschichtfolge 8 ein Entfernen der Maskenmaterialsschicht 11, was durch selektives Ätzen erfolgen kann.

15 Nachfolgend wird auf die Aufwachsoberfläche 3 und die Halbleiterschichtfolge 8 eine Planarisierungsschicht 10 aufgebracht, die z.B. aus einem Dielektrikum bestehen kann, dessen Brechungsindex kleiner ist als der von Materialien der Halbleiterschichtfolge 8.

20 Damit die Halbleiterschichtfolge 8 elektrisch leitend kontaktiert werden kann, wird die Planarisierungsschicht 10 im Folgenden zumindest teilweise abgedünnt oder entfernt, so dass die äußerste Schicht der Halbleiterschichtfolge 8 freigelegt wird. Auf diese wird nachfolgend analog dem anhand Figur 2 erläuterten Ausführungsbeispiel elektrisch leitendes Kontaktmaterial 7 aufgebracht und getempert.

Nachfolgend kann die Chipverbund-Basis 5 mit dem aufgebrachten Material zu einer Vielzahl optoelektronischer Halbleiterchips vereinzelt werden. Jeder dieser Halbleiterchips umfasst 30 eine Vielzahl von nebeneinander angeordneten Strukturelementen 12.

35 Der Schutzmfang der Erfindung ist nicht durch die Beschreibung der Erfindung anhand der Ausführungsbeispiele beschränkt. Beispielsweise lassen sich die fenster in der Mas-

kenmaterialschicht derart klein aubilden, dass in ihnen quasi eindimensionale Halbleiterbauelement-Strukturen aufgewachsen werden. Die Erfindung umfasst jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination 5 von Merkmalen in den Patentansprüchen beinhaltet, auch wenn diese Kombination nicht explizit in den Patentansprüchen angegeben ist.

Patentansprüche

1. Verfahren zur Herstellung einer Vielzahl von optoelektronischen Halbleiterchips, die jeweils eine Vielzahl von Strukturelementen mit jeweils mindestens einer Halbleiterschicht aufweisen, wobei das Verfahren zumindest die folgenden Verfahrensschritte umfasst:

- Bereitstellen einer Chipverbund-Basis, die ein Substrat sowie eine Aufwachsoberfläche aufweist;
- Aufwachsen einer nicht geschlossenen Maskenmaterialschicht auf die Aufwachsoberfläche, derart, dass die Maskenmaterialschicht eine Vielzahl statistisch verteilter Fenster mit variierenden Formen und/oder Öffnungsflächen aufweist, wobei ein Maskenmaterial derart gewählt wird, dass sich ein in einem späteren Verfahrensschritt aufzuwachsendes Halbleitermaterial der Halbleiterschicht auf diesem im Wesentlichen nicht oder im Vergleich zur Aufwachsoberfläche wesentlich schlechter aufwachsen lässt;
- im Wesentlichen gleichzeitiges Aufwachsen von Halbleiterschichten auf innerhalb der Fenster liegenden Bereichen der Aufwachsoberfläche; und
- Vereinzeln der Chipverbund-Basis mit aufgebrachtem Material zu Halbleiterchips.

2. Verfahren nach Anspruch 1, bei dem die Chipverbund-Basis zumindest eine epitaktisch auf das Substrat aufgewachsene Halbleiterschicht aufweist und die Aufwachsoberfläche eine Oberfläche auf der dem Substrat abgewandten Seite der epitaktisch gewachsenen Halbleiterschicht ist.

3. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Chipverbund-Basis eine epitaktisch auf das Substrat aufgewachsene Halbleiterschichtfolge mit einer elektromagnetische Strahlung emittierenden aktiven Zone aufweist und

die Aufwachsoberfläche eine Oberfläche auf der dem Substrat abgewandten Seite der Halbleiterschichtenfolge ist.

4. Verfahren nach einem der Ansprüche 1 oder 2,
- 5 bei dem die Strukturelemente jeweils eine epitaktisch gewachsene Halbleiterschichtfolge mit einer elektromagnetische Strahlung emittierenden aktiven Zone aufweisen.
- 10 5. Verfahren nach einem der vorhergehenden Ansprüche, bei dem das Maskenmaterial SiO_2 , Si_xN_y oder Al_2O_3 aufweist.
- 15 6. Verfahren nach einem der vorhergehenden Ansprüche, bei dem nach dem Aufwachsen der Halbleiterschichten eine Schicht aus elektrisch leitendem Kontaktmaterial, das für eine von der aktiven Zone emittierte elektromagnetische Strahlung durchlässig ist, auf die Halbleiterschichten aufgebracht wird, so dass Halbleiterschichten mehrerer Strukturelemente durch das Kontaktmaterial elektrisch leitend miteinander verbunden werden.
- 20 7. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die durchschnittliche Dicke der Maskenmaterialschicht geringer ist als die summierte Dicke der Halbleiterschichten eines Strukturelementes.
- 25 8. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Maskenmaterialschicht nach dem Aufwachsen der Halbleiterschichten zumindest teilweise entfernt wird.
- 30 9. Verfahren nach einem der vorhergehenden Ansprüche, bei dem nach dem Aufwachsen der Halbleiterschichtenfolgen eine Planarisierungsschicht über der Aufwachsoberfläche aufgebracht wird.
- 35 10. Verfahren nach Anspruch 9, bei dem

für die Planarisierungsschicht ein Material gewählt wird, dessen Brechungsindex kleiner ist als der der Halbleiterschichten.

- 5 11. Verfahren nach Anspruch 9 oder 10, bei dem für die Planarisierungsschicht ein Material gewählt wird, das dielektrische Eigenschaften hat.
- 10 12. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Aufwachsbedingungen zum Aufwachsen der Maskenmaterialschicht derart eingestellt werden, dass dreidimensionales Wachstum überwiegt und die Maskenmaterialschicht überwiegend aus einer Vielzahl dreidimensional wachsender Kristallite gebildet wird.
- 15 13. Verfahren nach einem der Ansprüche 1 bis 11, bei dem die Aufwachsbedingungen zum Aufwachsen der Maskenmaterialschicht derart eingestellt werden, dass zweidimensionales Wachstum überwiegt und die Maskenmaterialschicht überwiegend aus einer Vielzahl zweidimensional zusammenwachsender Teilschichten gebildet wird.
- 20 14. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Aufwachsbedingungen zum Aufwachsen der Maskenmaterialschicht derart eingestellt werden, dass die meisten der Fenster mit einer mittleren Ausbreitung in der Größenordnung von Mikrometern gebildet werden.
- 25 15. Verfahren nach einem der Ansprüche 1 bis 13, bei dem die Aufwachsbedingungen zum Aufwachsen der Maskenmaterialschicht derart eingestellt werden, dass die meisten der Fenster mit einer mittleren Ausdehnung von kleiner als oder gleich 1 μm gebildet werden.
- 30 16. Verfahren nach einem der vorhergehenden Ansprüche, bei dem die Aufwachsbedingungen zum Aufwachsen der Halbleiterschichten derart eingestellt und/oder während des Aufwach-

sens variiert werden, dass Halbleiterschichten der Strukturelemente zumindest näherungsweise eine linsenartige Form bilden.

- 5 17. Verfahren nach einem der vorhergehenden Ansprüche, bei dem das Aufwachsen der Maskenmaterialschicht und der Halbleiterschichten mittels Metallorganischer Gasphasenepitaxie erfolgt.
- 10 18. Optoelektronischer Halbleiterchip, dadurch gekennzeichnet, dass er nach einem Verfahren gemäß einem der vorhergehenden Ansprüche hergestellt ist.

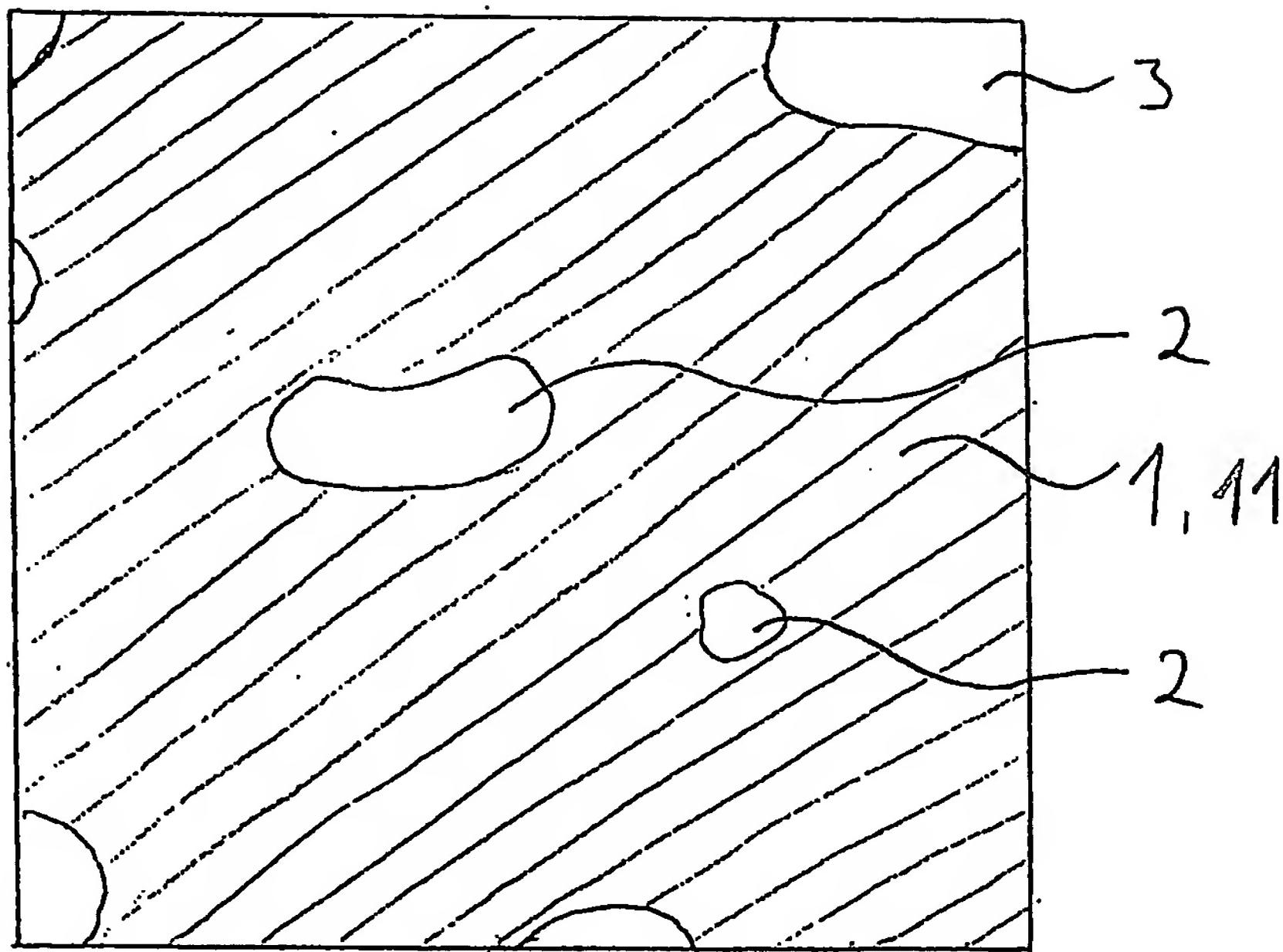
Zusammenfassung

Die Erfindung betrifft ein Verfahren zur Herstellung einer
Vielzahl von optoelektronischen Halbleiterchips, die jeweils
5 eine Vielzahl von Strukturelementen mit jeweils mindestens
einer Halbleiterschicht aufweisen. Bei dem Verfahren wird ei-
ne Chipverbund-Basis bereitgestellt, die ein Substrat sowie
eine Aufwachsoberfläche aufweist. Auf die Aufwachsoberfläche
wird eine nicht geschlossene Maskenmaterialschicht derart
10 aufgewachsen, dass die Maskenmaterialschicht eine Vielzahl
statistisch verteilter Fenster mit variierenden Formen
und/oder Öffnungsflächen aufweist, wobei ein Maskenmaterial
derart gewählt ist, dass sich ein in einem späteren Verfah-
rensschritt aufzuwachsendes Halbleitermaterial der Halblei-
15 terschicht auf diesem im Wesentlichen nicht oder im Vergleich
zur Aufwachsoberfläche wesentlich schlechter aufwachsen
lässt. Nachfolgend werden Halbleiterschichten im Wesentlichen
gleichzeitig auf innerhalb der Fenster liegende Bereiche der
Aufwachsoberfläche abgeschieden. Ein weiterer Verfahrens-
schritt ist das Vereinzen der Chipverbund-Basis mit aufge-
20 brachtem Material zu Halbleiterchips.
Die Erfindung betrifft zudem ein nach dem Verfahren herge-
stelltes optoelektronisches Halbleiterbauelement.

Figur 1d

P2003, 0487 DEE

Fig 1d.



P2003, 0487 DE E

113

Fig 1a

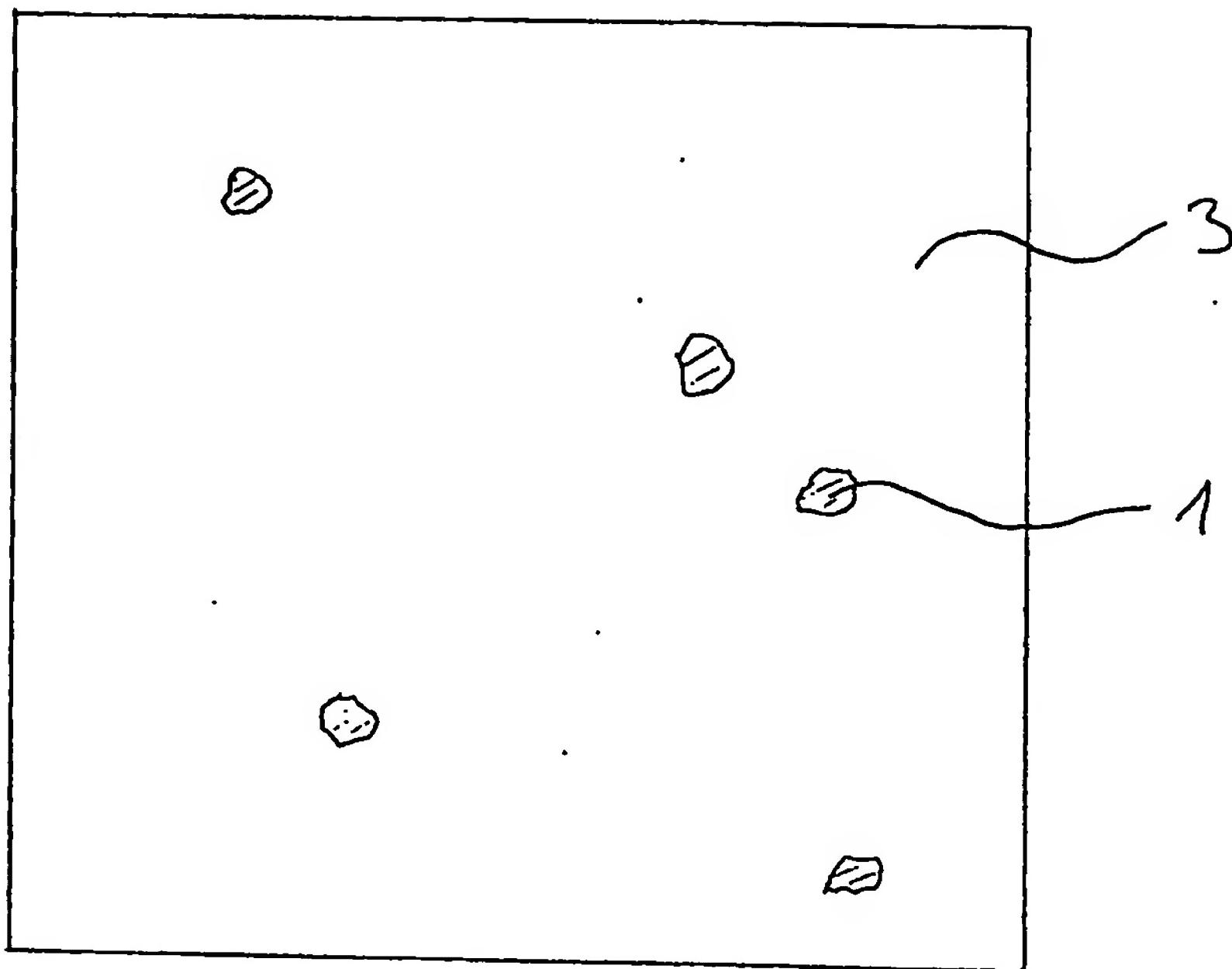
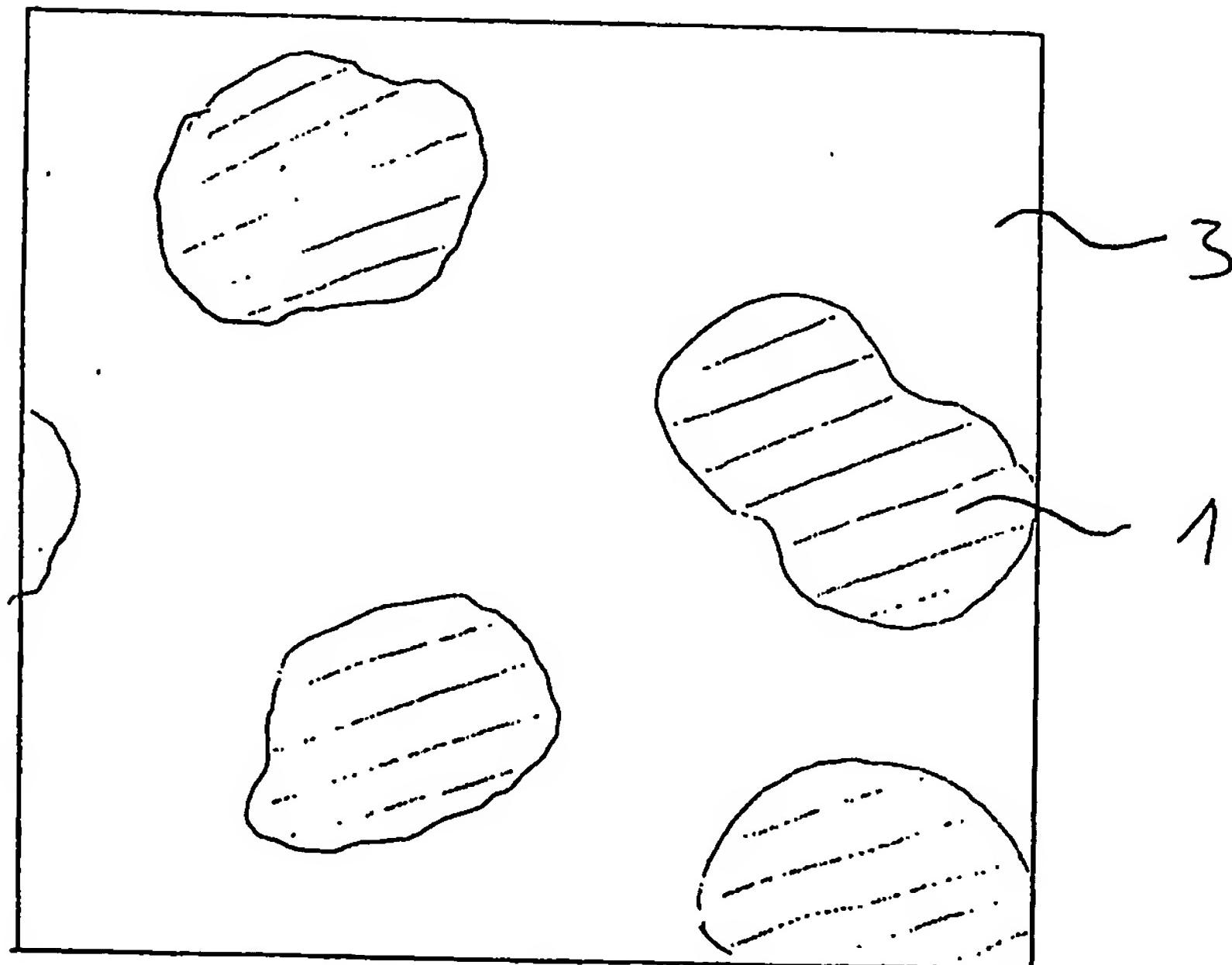


Fig 1b



P2003, 0487 DEC

213

Fig 1c

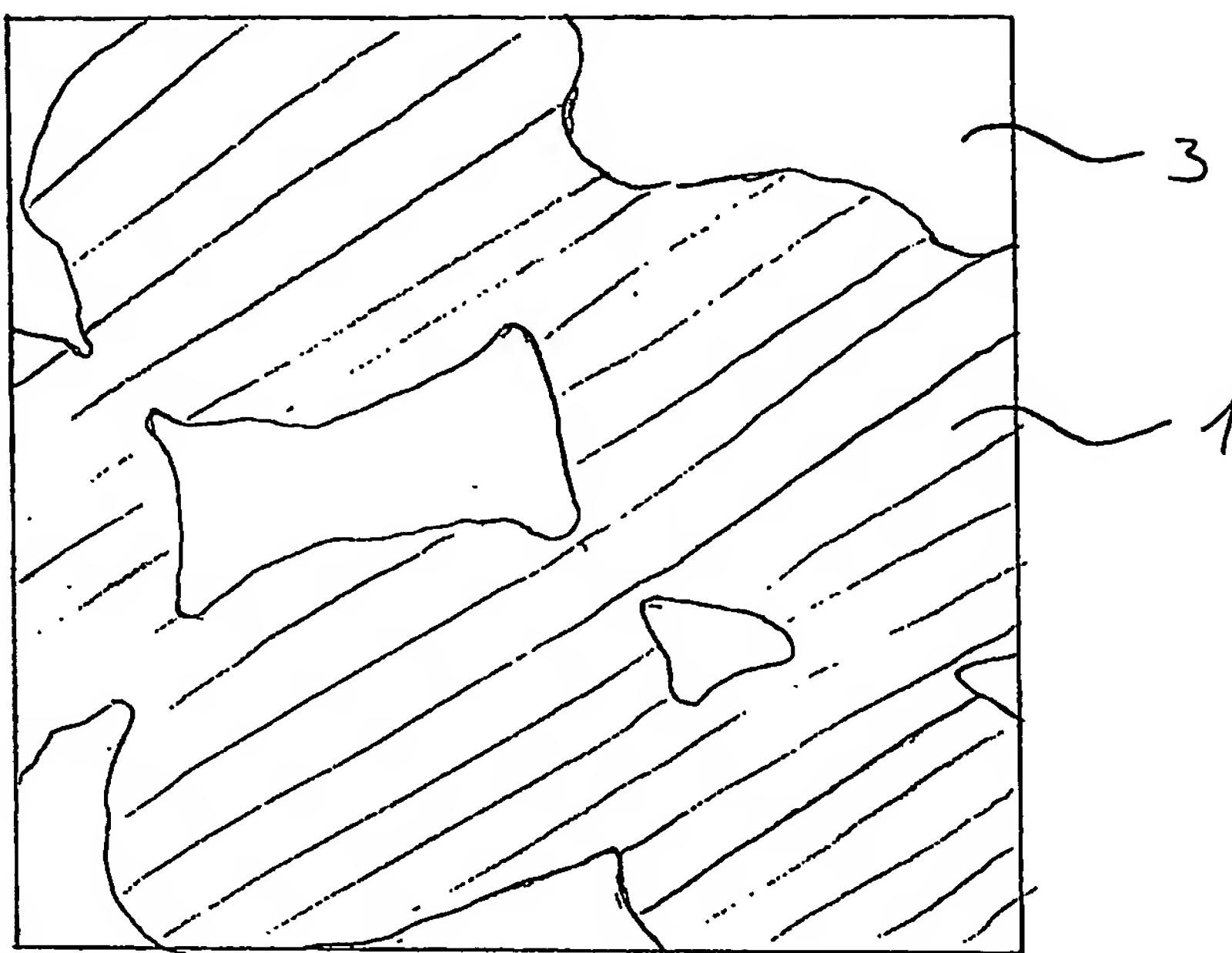
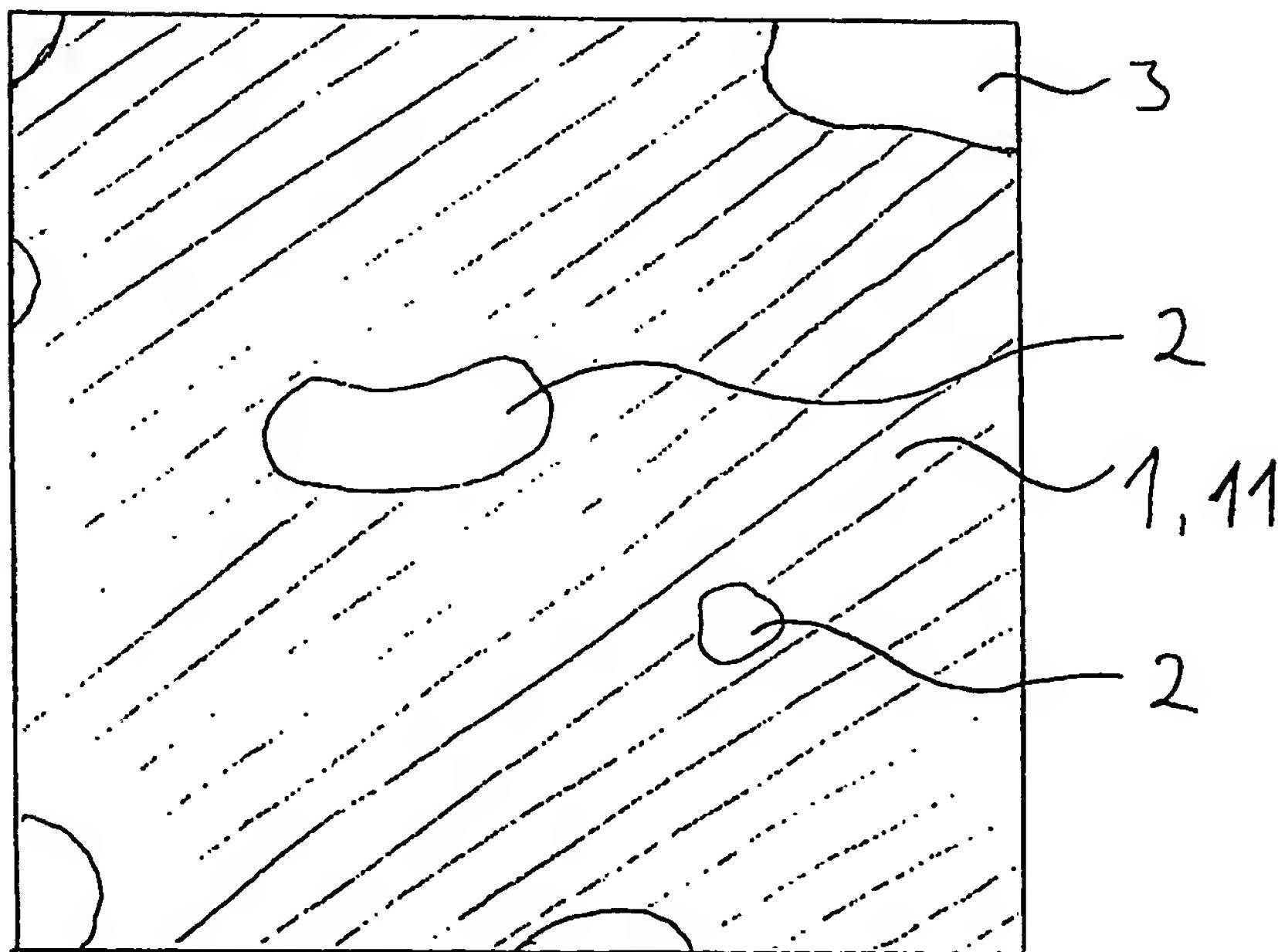


Fig 1d



P 2003, 0487 DE E

313

Fig 2

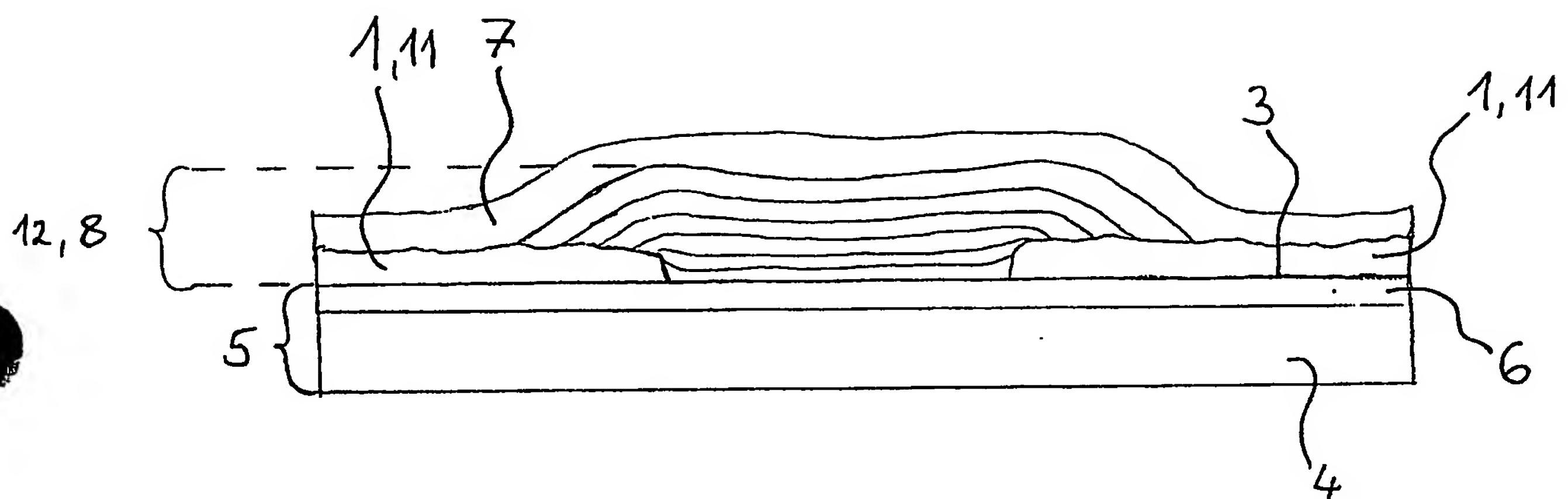
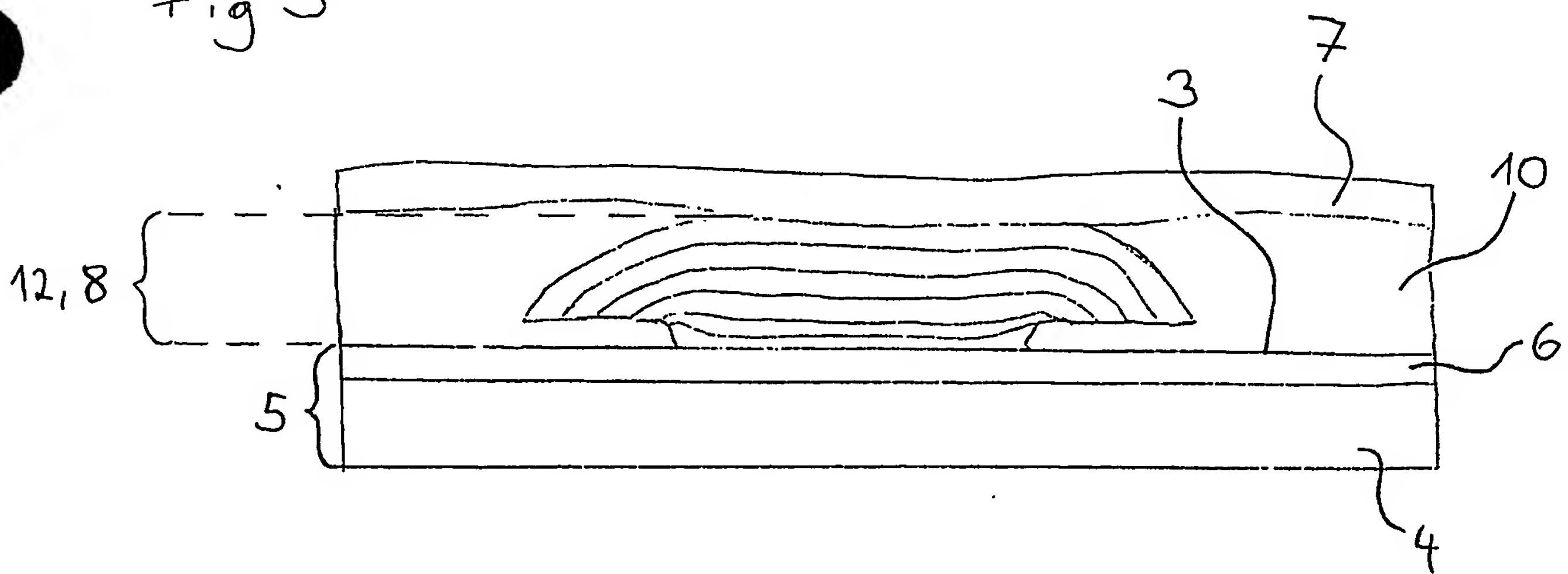


Fig 3



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.